FIȘA DISCIPLINEI

1. Date despre program

1.1. Instituția de învățământ superior	Universitatea „Sapientia" din municipiul Cluj-Napoca
1.2. Facultatea/ DSPP	Științe Tehnice și Umaniste din Târgu Mureș
1.3. Domeniul de studii	Calculatoare și tehnologia informației
1.4. Ciclul de studii	Licență
1.5. Programul de studiu	Calculatoare
1.6. Calificarea	Inginer

2. Date despre disciplină

2.0. Departamentul				**Inginerie Electrică**			
2.1. Denumirea disciplinei				Arhitectura sistemelor de calcul			
2.2. Titularul disciplinei / activităților de curs				șef lucrări dr. Bakó László			
2.3. Titularul (ii) activităților de	seminar						
	laborator			șef lucrări dr. Bakó László			
	proiect						
2.4. Anul de studiu	2	2.5. Semestrul	3	2.6. Tipul de evaluare	ex.	2.7. Regimul disciplinei	DI

3. Timpul total estimat (ore pe semestru al activităților didactice)

3.1. Număr de ore pe săptămână	4	Din care: 3.2. curs	2	3.3. seminar / laborator/ proiect/ practica	0 /2/ 0
3.4. Total ore din planul de învățământ	56	Din care: 3.5. curs	28	3.6. seminar/ laborator/ proiect/ practica	0 /28 /0

Distribuția fondului de timp:	ore
a) Studiul după manual, suport de curs, bibliografie și notițe	22
b) Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren	22
c) Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri	22
d) Tutoriat	-
e) Examinări	3
f) Alte activități:	-

3.7. Total ore studiu individual	69
3.8. Total ore pe semestru	125
3.9. Numărul de puncte de credit	5

4. Precondiții (acolo unde este cazul)

4.1. de curriculum	Proiectare logică
4.2. de competențe	-

5. Condiții

5.1. De desfășurare a cursului	• Sală de curs cu tablă și videoproiector	
5.2. De desfășurare a seminarului/laboratorului/proiectului	• Laborator de electronică digitală conform descrierii din fișa laboratorului (Plăci FPGA Digilent BASYS 2, calculatoare cu mediul de dezvoltare Xilinx ISE)	

6. Competențele specifice acumulate

Competențe profesionale	• C2. Proiectarea componentelor hardware, software și de comunicații • C2.1 Descrierea structurii și funcționării componentelor hardware, software și de comunicații • C2.2 Explicarea rolului, interacțiunii și funcționării componentelor sistemelor hardware, software și de comunicații • C2.3 Construirea unor componente hardware, software și de comunicații folosind metode de proiectare, limbaje, algoritmi, structuri de date, protocoale și tehnologii • C2.4 Evaluarea caracteristicilor funcționale și nefuncționale ale componentelor hardware, software și de comunicații, pe baza unor metrici • C2.5 Implementarea componentelor sistemelor hardware, software și de comunicație
Competențe transversale	

7. Obiectivele disciplinei (reieșind din grila competențelor acumulate)

7.1. Obiectivul general al disciplinei	Disciplina are ca obiect studiul arhitecturii calculatoarelor, a principiilor constructive, precum și a principiilor de proiectare. Pentru fiecare componentă sunt prezentate și posibilitățile de creștere a performanțelor
7.2. Obiectivele specifice	Asimilarea unor cunoștințe detaliate despre construcția, funcționarea și proiectarea unităților centrale de prelucrare a calculatoarelor numerice, precum și despre organizarea diferitelor tipuri de memorii asociate acestora.

8. Conținuturi

8.1. Curs	Metode de predare	Observații
Capitolul I. Structura generală al calculatoarelor Noțiunea de informație. Structura von Neumann și structura Harvard a calculatoarelor electronice. Structura generală a calculatoarelor secvențiale studiate.	Expunere clasică la tablă	2 ore
Tipuri de date. Formatul instrucțiunilor. Moduri de adresare.	Expunere clasică la tablă	2 ore
Executarea instrucțiunilor. Proiectarea unității de control a multiplicatorului și a unității centrale	Expunere clasică la tablă	2 ore
Capitolul II. Proiectarea unității centrale Structura generală a unității centrale. Organizarea magistralelor interne.	Expunere clasică la tablă	2 ore
Proiectarea unităților aritmetice și logice. Unități aritmetice în virgulă flotantă. Structuri aritmetice pipeline. Logica microprogramată. Exemple de realizare a unității de control a unității centrale de prelucrare.	Expunere clasică la tablă	2 ore
Logica microprogramată. Exemple de realizare a unității de control a unității centrale de prelucrare.	Expunere clasică la tablă	2 ore
Capitolul III. Organizarea memoriei Memorii cu acces aleator. Posibilitatea extinderii capacității de adresare. Organizarea și alocarea memoriei operative. Memorii virtuale organizate pe pagini. Memorii virtuale	Expunere clasică la tablă	6 ore

organizate pe segmente. Memorii cache.		
Capitolul IV. Operații de intrare/ieșire Comunicații prin magistrale locale. Semnale de dialog de tip handshake. Metode de determinare al priorităților în cazul cererilor simultane. Sistemul de întreruperi. Transfer de date cu acces direct la memorie. Procesoare de intrare /ieșire. Comunicații la distanță.	Expunere clasică la tablă	6 ore
Capitolul V. Compararea diferitelor arhitecturi Comparație între arhitecturile RISC și CISC. Structura generală. Gestiunea memoriei. Multitasking și protecție. Operații de intrare/ieșire. Sistemul de întreruperi. Indicatori de performanță. Exemplu: procesorul RISC pe 8 biți Xilinx PicoBlaze.	Expunere clasică la tablă și cu ajutorul videoproiectorului	4 ore

Bibliografie obligatorie

1. Bakó László, "Számítógép architektúrák", Notițe de curs in limba maghiara, în format electronic accesibil pe intranetul facultății.
2. Andrew S. Tanenbaum: Számítógép-architektúrák, [tradus de Bohus Mihály et al.] - Budapest : Panem Könyvkiadó, 2006.- 815 p. 963-545-457-0

Bibliografie optională

1. Baruch Z. F.: Structura sistemelor de calcul, Editura Albastră, Cluj-Napoca, 2004.
2. Kilts, Steve: Advanced FPGA design : architecture, implementation and optimization / Steve Kilts.- Hoboken, N.J. : Wiley-Interscience, 2007.-xv, 336 p. 978-0-470-05437-6

8.2. Seminar	Metode de predare	Observații
-	-	-

8.3. Laborator	Metode de predare	Observații
Proiectarea setului de instrucțiuni al procesorului, descompunerea instrucțiunilor	proiectare teoretică	4 ore
Implementarea regiștrilor	realizare programe în limbaj VHDL	4 ore
Realizarea unității aritmetice și logice și a memoriei sistemului	realizare programe în limbaj VHDL	2 ore
Implementarea unității de control microprogramate	realizare programe în limbaj VHDL	4 ore
Implementarea sistemului de întreruperi și a modulului de I/O	realizare programe în limbaj VHDL	4 ore
Implementarea unui program pe sistemul realizat scris în limbajul de asamblare propriu acestuia	realizare programe în limbaj de asamblare	4 ore
Testarea funcționării componentelor prin utilizarea mediului viciLab	testare pe circuit FPGA și realizare de interfețe grafice pe calculator	2 ore
Testarea procesorului realizat prin simularea circuitelor	realizarea de simulări hardware	2 ore
Măsurări asupra mini-calculatorului realizat în circuit FPGA, pe sistemul de dezvoltare utilizat	teste și măsurători	2 ore

Bibliografie

1. Chu, Pong P.: RTL hardware design using VHDL : coding for efficiency, portability and scalability / Pong P. Chu.-Hoboken, N.J. : Wiley-Interscience, 2006.-xxiii, 669 p.: ill. 978-0-471-72092-8
2. Maxfield, Clive: The design warrior's guide to FPGAs : devices, tools and flows / Clive "Max" Maxfield.-Amsterdam [etc.] : Newnes, 2004.-xvi, 542 p. 978-0-7506-7604-5
3. Fearghal Morgan, viciLab: Building a New viciLab Project from VHDL Source Files, National University Galway, Ireland, 2015.
http://fmorgan.starlightlabs.com/vicilab/vicilabApp/docs/BuildNewviciLabProjectFromVHDLSourceFiles.pdf

8.4. Proiect	Metode de predare	Observații
-		

8.5. Practica	Metode de predare	Observații
-		

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori reprezentativi din domeniul aferent programului

- Conținutul disciplinei este în concordanță cu cerințele planului de învățământ, cu conținutul disciplinei predate la alte Universități din țară (Universitatea Tehnică din Cluj-Napoca, Universitatea Politehnică din Timișoara, Universitatea Transilvania din Brașov) și de peste hotare (Universitatea Tehnică și de Științe Economice din Budapesta, Universitatea din Galway NUIG, Irlanda)
- Programarea, proiectarea, simularea funcționării și testarea circuitelor electronice digitale se realizează folosind aplicații software standard în industria electronică digitală (Xilinx ISE, Vivado) și cu plăci bazate pe circuite FPGA cu largă aplicabilitate industrială (Xilinx).

10. Evaluare

A. Condiții de îndeplinit pentru prezentarea la evaluare:

Susținerea orală - cu apreciere de minim nota 5 - a proiectului "Procesor implementat pe circuit FPGA", dezvoltat pe parcursul activităților de laborator.

B. Criterii, metode și ponderi în evaluare:

Tip activitate		10.1. Criterii de evaluare	10.2. Metode de evaluare	10.3. Pondere din nota finală
10.4. Curs		rezolvare de probleme de proiectare a calculatoarelor	examen scris și oral	40%
10.5 .	Seminar			
	Laborator	evaluarea activității de laborator și a proiectului individual	verificare pe parcurs	60%
	Proiect			
10.6. Standard minim de performanță				
• Arhitectura de bază la nivel de registre a unui CPU de tip Harvard; • Conectarea mai multor module de memorie la un procesor prin magistrala sistemului; • Funcționarea și utilizarea unui sistem de întreruperi vectorizat.				

Semnătura titularului disciplinei: Semnătura titularului /rilor de aplicații:

Ș.l.dr.ing. Bakó László Ș.l.dr.ing. Bakó László

Data: Semnătura directorului de departament: Semnătura coordonatorului programului de studii:

16. 09. 2019 Conf.dr.ing. Domokos József Ș.l.dr.ing. Szabó László Zsolt